

# 携帯電話基地局向け GaN HEMT の設計指針の検討

Consideration of Design Strategy of GaN HEMTs for Base Stations

菊池 憲\*  
Ken Kikuchi

山本 洋  
Hiroshi Yamamoto

近年、携帯電話基地局の小型・低消費電力化への要求の高まりに伴い、効率特性に優れた GaN HEMT 増幅器の採用が進んでいる。今後サービスが本格化する5Gの市場においては、データ通信における容量・速度のさらなる向上が求められることから、増幅器の広帯域化に有利な GaN HEMT の存在感がこれまで以上に増していくことが予想される。本報告では、携帯電話基地局向け GaN HEMT 増幅器の開発を目的として当社が取り組んでいる、GaN HEMT の電流源に関する評価・解析手法について述べる。従来の I-V 測定に代わり、実際の RF 動作に近い評価が可能である低周波ロードプル測定を新たに採用し、GaN HEMT の設計指針を探った。また、大信号モデルを用いて、増幅器の高効率化の手法として知られる F 級および逆 F 級動作におけるゲート電圧クリッピングの影響を解析し、効率の制約要因について明らかにした。

In recent years, gallium nitride high-electron-mobility transistor (GaN HEMT) amplifiers with high efficiency have been adopted due to the increasing demand for downsized and low-power-consumption base stations. In 5G networks, where further improvement in network capacity and data rates is required, the presence of GaN HEMTs is expected to grow further due to their advantages in broadening the bandwidth of amplifiers. This paper describes the characterization and analysis method for the current source of GaN HEMTs that we are working on to develop the GaN HEMT amplifiers for base stations. We newly adopted a low-frequency load-pull measurement that enables evaluation under conditions close to the actual radio frequency operation, to explore design guidelines for GaN HEMTs. In addition, we analyzed the effect of gate voltage clipping in class-F and inverse class-F operation, which is known as a method for improving the efficiency of amplifiers by using a large signal model to figure out the limiting factor of efficiency.

キーワード：GaN、HEMT、ロードプル、大信号モデル

## 1. 緒言

近年、携帯電話基地局の小型・低消費電力化への要求の高まりに伴い、効率特性に優れた窒化ガリウム高電子移動度トランジスタ (GaN HEMT<sup>\*1</sup>) を用いた増幅器の採用が進んでいる。GaN HEMT の代表的なアプリケーションである基地局用増幅器の市場では、特に低コストであることが要求され、これまでは価格性能比に優れる Si 横方向拡散 MOS 型トランジスタ (Laterally Diffused Metal Oxide Semiconductor: LDMOS) が主に用いられてきた。しかしながら、携帯電話基地局の小型化、低消費電力化の要求が高まるにつれ、効率特性に優れた GaN HEMT への置き換えが進み、GaN HEMT が市場に占める割合は年々増加している。今後サービスが本格化する第5世代移動体通信 (5G) の市場においては、データ通信における容量・速度のさらなる向上が求められることから、増幅器の広帯域化に有利な GaN HEMT の存在感がこれまで以上に増していくことが強く期待される。

当社は、GaN HEMT の研究開発を2000年から進め、2006年に世界で初めて量産を開始して以来、GaN HEMT 市場を牽引している<sup>(1)~(3)</sup>。GaN HEMT を構成する技術群は図1に示す通り、大きく以下の4つに分類される。

- ① 結晶成長
- ② デバイスプロセス
- ③ 回路設計・実装
- ④ アプリケーションサポート

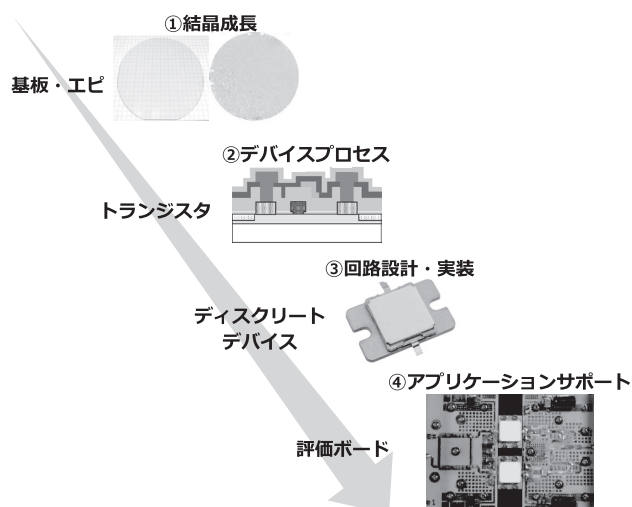


図1 GaN HEMT を構成する技術群

当社の基地局用増幅器向け GaN HEMT 製品は、GaN HEMT のチップをパッケージに実装したディスクリットデバイスの形態で市場に投入される。そこで、市場要求に応えるためにそれぞれのフェーズにおいて、特性向上に向けた技術開発とともに、信頼性の改善、低コスト化などに取り組んでいる。本稿ではこのうち、GaN HEMT の特性向上に向けた取り組みの一環である、新たな評価・解析技術の検討について述べる。

## 2. 基地局用 GaN HEMT 増幅器

### 2-1 トランジスタ技術

表1にマイクロ波トランジスタに用いられる主要な半導体材料の物性値を示す<sup>(4)</sup>。GaNはSiやGaAsと比較して2倍以上の飽和電子速度 ( $v_{sat}$ ) と、Siの10倍、GaAsの7.5倍の絶縁破壊電界強度 ( $E_c$ ) を有する。これらの特長から、GaN HEMT を用いることで、単位ゲート幅あたりの電力密度が非常に高い増幅器の実現が可能である。したがって、単位ゲート幅あたりのドレインソース間容量 ( $C_{ds}$ ) が同程度であっても、同一出力電力あたりの  $C_{ds}$  は LDMOS と比較して格段に小さくなるため、高周波における損失が小さく、高出力かつ高効率な増幅器が実現できる。また、電力密度が高いため、同一出力電力で比較すると、LDMOS を用いた場合より増幅器を小型化できる。さらに、当社の GaN HEMT は熱伝導度が高い SiC 基板上に結晶成長しているため、良好な放熱性が得られる。これは、高出力増幅器において、特性と信頼度の面で有利な特長である。

図2に GaN HEMT の断面構造を示す。GaN は AlGaIn と

表1 主要な半導体材料物性一覧

	Si	GaAs	SiC	GaN
バンドギャップ (eV)	1.1	1.4	3.3	3.4
飽和電子速度 ( $\times 10^7$ cm/s)	1.0	2.0	2.0	2.5
絶縁破壊電界強度 (MV/cm)	0.3	0.4	3.0	3.0
熱伝導率 (W/cm $\cdot$ K)	1.5	0.5	4.9	2.1

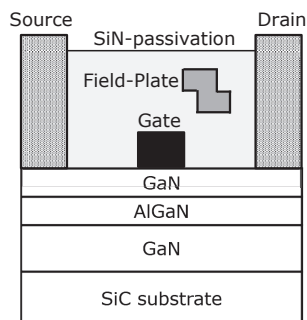


図2 GaN HEMT の断面構造

の異種接合によって大きなバンド不連続が形成され、その接合界面には高濃度の2次元電子層が発生する。さらに GaN の結晶の性質から、窒化物半導体の自発分極とピエゾ分極によって高電子濃度を実現でき、非常に大きい電流の駆動が可能となる。また、ゲート電極周辺の電界緩和を目的とするフィールドプレート構造を採用している。

### 2-2 回路技術

GaN HEMT 増幅器の一般的構成およびその簡易等価回路を図3に示す。基地局システムで用いられるディスクリットデバイスは、入出力端子を備えたパッケージにトランジスタが実装され、その前後にボンディングワイヤやキャパシタなどからなる整合回路が設けられる。整合回路は増幅器の高効率化という指針に沿って設計される。近年、トランジスタの電圧および電流波形を整形することで高効率化を目指す、波形エンジニアリング (Waveform Engineering) が注目されている<sup>(5)</sup>。

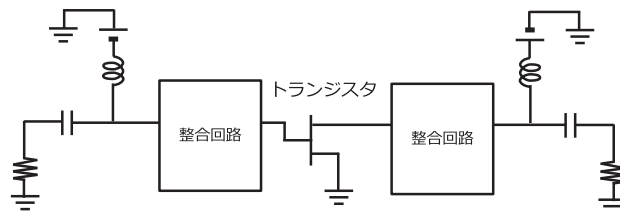


図3 増幅器の一般的構成および簡易等価回路

トランジスタの電流源端における電流・電圧波形を考慮した電力収支に基づき、増幅器の効率改善に向けた整合回路の設計指針として以下の2つが得られる。

- ① 電流と電圧の時間波形の重なりを零にする
- ② 高調波の消費電力を零にする

これらの指針に基づいて整合回路を設計する、すなわち電流・電圧の波形整形を行うことによって高効率増幅器が実現できるが、その手段はバイアス条件や高調波の終端条件によって決まる動作級としていくつかのモードに分類される。ここでは、GaN HEMT を用いた高効率増幅器において代表的なモードである F 級と逆 F 級について説明する。

F 級および逆 F 級動作の増幅器は、いずれも B 級と呼ばれる動作級がベースとなっている。B 級動作は、ドレイン電圧が正弦波、ドレイン電流が正弦波の半波整流となるようにゲート電圧のバイアス条件を設定し、高調波を全てショートに終端することで得られる。B 級動作において電圧高調波は零であることから条件②の高調波の消費電力は零であり、B 級動作の効率低下は条件①の電流・電圧の重なりで生じている。これを改善するために、ドレイン電圧を矩形波にした動作級が F 級である。ドレイン電流は B 級と同じ

く正弦波の半波整流である。電圧・電流波形を図4に示す。図から分かるように、電圧を矩形波にすることで電流と電圧の重なり零を実現している。F級動作では、上述した高効率化の条件①については矩形波と半波整流で波形の重なりを零としており、条件②については高調波の偶数次の電圧を零に（負荷をショート）、奇数次の電流を零に（負荷をオープン）にすることで高調波の電力消費を零にして理論効率100%となる。逆F級は、F級動作の電圧と電流の波形を入れ替えた動作級である。理論的なドレイン効率はF級と同様に100%である。

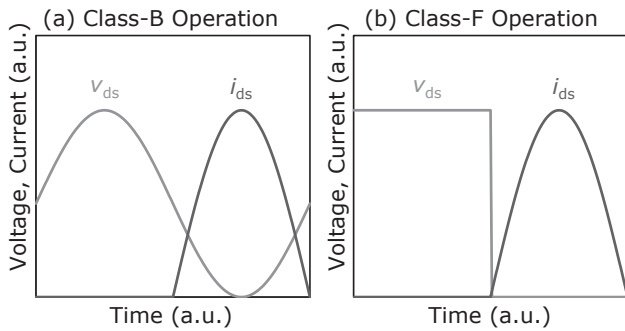


図4 電流・電圧波形の例

で、電力増幅に寄与する電流源の性能のみを測定することができる。これにより、GaN HEMT 特有の電子トラップ<sup>※3</sup>による電流源への影響を、従来のI-V測定と比較してよりダイレクトに評価することができる。

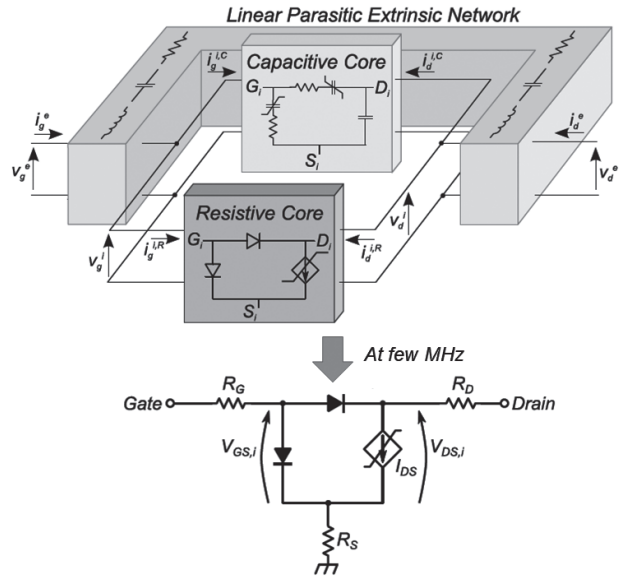


図5 低周波ロードプル測定の実理<sup>(9)</sup>

### 2-3 高効率増幅器の設計

ここまで述べてきたように、高効率増幅器の設計には、半導体素子としてのGaN HEMTの構造・プロセスと、GaN HEMTの特性を最大限に引き出す整合回路の双方の改善を両輪として回していかなければならない。そのための基盤技術として、GaN HEMTの特性を正しく評価する技術、そして実際のRF動作の中で効率を制約する要因を解析する技術が必要となる。そこで、3章および4章では、これらの基盤技術開発の取り組みとして、低周波ロードプル測定によるGaN HEMTの電流源評価、および大信号モデルによる各種動作級での効率制約要因の解析について述べる。

### 3. 低周波ロードプル測定による電流源の評価

本章では、低周波ロードプル<sup>※2</sup> (Large-Signal Low Frequency: LSLF) 測定を新たに採用した、GaN HEMTの電流源の評価について述べる<sup>(6)</sup>。

近年、実際のRF動作に近いロードラインや電流・電圧時間波形などを評価する手法として、低周波ロードプルが提案されている<sup>(7),(8)</sup>。本手法では、実際に増幅器が使用される帯域（数GHz～数十GHz）に対して、トランジスタに含まれるリアクタンスが無視できる2 MHzのRF信号を用いることで、図5に示すGaN HEMTの等価回路の中

はじめに、低周波ロードプル測定によって得られたロードラインを図6に示す。点線で示したグラフは、従来のパルスI-V測定で得られたものである。パルスI-V測定における電圧ストレス条件は、 $V_{gq} = -5 \text{ V}$ 、 $V_{dq} = 50 \text{ V}$ とした。図6の中で、ハッチングで示した領域について両者を比較すると、低周波ロードプル測定で得たロードラインでは、パルスI-V測定の結果よりもオン抵抗が増大していることがわかる。次に、実際に増幅器が使用される帯域に相当する4.4 GHzで測定したRF特性と、低周波ロードプル測定によって得られたRF特性の比較を表2に示す。いずれの測定

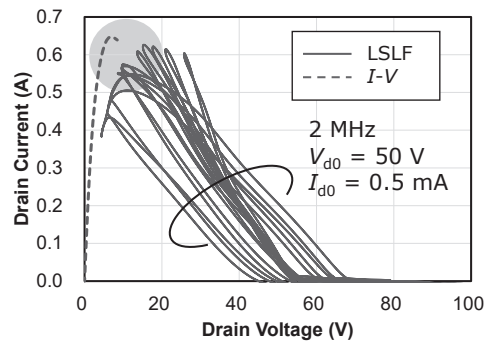


図6 低周波ロードプル測定で取得したロードライン

表2 RF特性の比較

	飽和出力電力	飽和効率
2 MHz (低周波ロードプル)	8.0 W	62.3%
4.4 GHz	8.0 W	58.9%

も出力側の負荷は出力電力に対して最適条件に整合している。両者の飽和出力電力、効率が近い値となっていることから、低周波ロードプル測定では実際のRF動作を再現できていることがわかる。

本手法を用いて、2種類のGaN HEMTのオン抵抗を比較した結果を図7に示す。Type-AとType-Bでは表面保護膜の条件を意図的に変えており、これにより電子トラップの状態が異なっている。低周波ロードプル測定によって、出力電力に対して最適条件に負荷を設定した時のロードラインを比較すると、表面保護膜の形成条件を改善したType-Bで、オン抵抗の低減とともに、効率の向上が確認された。効率については同様の傾向が4.4 GHzでも確認されており、低周波ロードプル測定がプロセス技術開発における評価手法として有用であることがわかる。

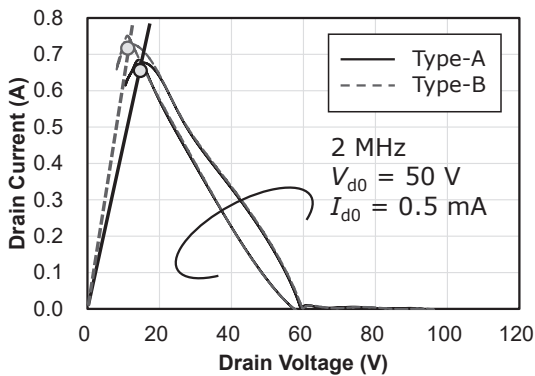


図7 ロードラインの比較

#### 4. 大信号モデルによる効率制約要因の解析

本章では、大信号モデル<sup>\*4</sup>による、F級および逆F級動作における効率制約要因の解析について述べる<sup>(10)</sup>。

今回用いたGaN HEMTの大信号モデルを図8に示す。

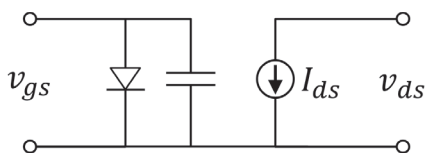


図8 GaN HEMTの大信号モデル

ここでは、GaN HEMTのショットキーダイオードを流れるゲート電流が効率に与える影響を解析するために、非線形容量などを排して簡略化したモデルを用いた。電流源の特性を表す関数には、以下のようにCrippsによるシンプルなトランジスタモデルを適用した<sup>(11)</sup>。

$$I_{ds} = I_{max} \left( 1 - \exp\left(-\frac{v_{ds}}{V_k}\right) \right) f(v_{gs}) \dots\dots\dots (1)$$

ここで、 $I_{max}$ は最大ドレイン電流、 $v_{ds}$ と $v_{gs}$ はそれぞれドレインソース間電圧、ゲートソース間電圧を表す。 $V_k$ はニー (knee) 電圧と呼ばれ、オン抵抗を定義する指標である。 $f(v_{gs})$ で表される関数は、GaN HEMTの伝導特性をピンチオフ領域、オン領域、飽和領域に分けて以下のように定義した。

$$f(v_{gs}) = \begin{cases} 0, & v_{gs} < V_{th} \\ (v_{gs} - V_{th}) / (V_{gsmax} - V_{th}), & V_{th} \leq v_{gs} \leq V_{gsmax} \dots (2) \\ 1, & V_{gsmax} < v_{gs} \end{cases}$$

ここで、 $V_{th}$ はしきい値、 $V_{gsmax}$ は最大ゲート電圧を表す。

さらに、ショットキーダイオードの特性は以下のように定義した。

$$I_{gs} = \begin{cases} 0, & v_{gs} \leq V_{gsmax} \dots (3) \\ I_0 (\exp(-v_{gs} + V_0) / q / kT - 1), & V_{gsmax} < v_{gs} \end{cases}$$

ここで、 $I_0$ および $V_0$ はモデル上の係数である。

作成したモデルにおいて効率を制約する因子は、 $V_k$ によって定義されるオン抵抗、およびショットキーダイオードを流れるゲート電流によるゲート電圧のクリッピングの2つが想定される。この解析の目的は、F級および逆F級の動作において、どちらの効率制約要因が支配的であることを明らかにすることである。

モデルによって計算したI-V特性を図9に示す。はじめに、上述した低周波ロードプル測定により取得したF級および逆F級のロードラインを重ねてプロットし、実測され

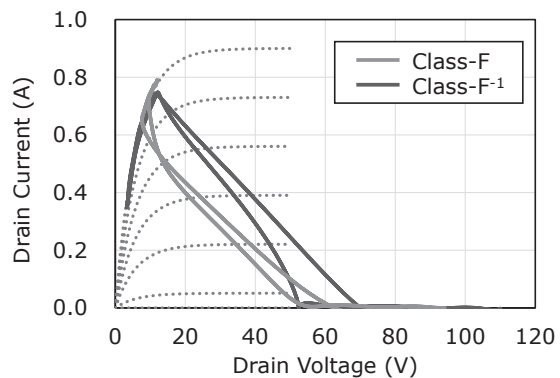


図9 I-V特性の計算結果

たオン抵抗の領域を良く再現できるように $V_k$ の値を調整した。

次に、このモデルを用いて、ショットキーダイオードを流れるゲート電流によるゲート電圧のクリッピングが効率に与える影響を解析した。F級および逆F級において、効率の出力負荷依存性を計算した結果を図10に示す。出力負荷は出力電力に対して最適となるように設定した。それぞれの動作級について、ショットキーダイオードを流れるゲート電流 $I_g$ を考慮した場合 ( $I_g=20$  mA) と考慮しない場合を重ねてプロットした。図10 (a) で示したF級動作では、効率はゲート電流の有無に依存しない傾向が見られた。この結果から、F級動作における効率制約要因は、 $V_k$ によって定義されるオン抵抗であることが分かる。一方、図10 (b) で示した逆F級動作では、ゲート電流が流れる場合に効率が低下する傾向が見られた。この結果から、逆F級動作における効率制約要因は、ショットキーダイオードを流れるゲート電流であることがわかる。これらの解析に基づき、GaN HEMTの設計指針は、これを用いる増幅器の動作級と密接に関係しているということが言える。一般的には、サイズや他の受動素子などの制約の下で実現可能な回路構成、すなわち動作級を検討し、これに適したGaN HEMTを設計することが求められる。例えば、F級動作の増幅器を実現する場合、その効率の制約要因はオン抵抗であることから、GaN HEMTとしては抵抗成分を減らして電流源

の性能向上に注力することが重要である。一方、逆F級動作の増幅器の場合、ゲート電流に起因して効率が制約されることから、第一にはこれを低減するためにゲート電極形成や表面処理といったプロセスに関連する方策が求められる。このように大信号モデルを用いた解析により、増幅器の特性向上に向けた設計指針をGaN HEMTおよび回路の両面から総合的に検討できるという大きなメリットが得られる。

## 5. 結 言

本稿では、携帯電話基地局向けGaN HEMT増幅器の開発を目的として当社が取り組んでいる、GaN HEMTの電流源に関する評価・解析手法として、低周波ロードプル測定によるGaN HEMTの電流源評価、および大信号モデルによる各種動作級での効率制約要因の解析について述べた。

当社では、今後も無線通信の高速化に向けて増幅器の高効率化の要求に応えるべく、GaN HEMTに関する技術・製品開発を進めていく。

### 用語集

#### ※1 HEMT

High Electron Mobility Transistor：半導体接合界面に誘起される2次元電子を利用したトランジスタ。不純物散乱の影響の少ない高電子濃度のチャンネルが形成できる。

#### ※2 ロードプル

トランジスタの大信号特性の評価方法の1つ。チューナーと呼ばれる負荷可変装置を用いて、整合条件を変えながらRF特性を評価する。

#### ※3 電子トラップ

半導体素子において結晶欠陥や不純物などに起因し、一定の割合で電子の充放電を生じるものを指す。

#### ※4 大信号モデル

トランジスタやダイオードなどの素子について、電圧や周波数に対する応答を関数や等価回路で記述したもの。モデルにより、回路シミュレータで特性を計算することができる。

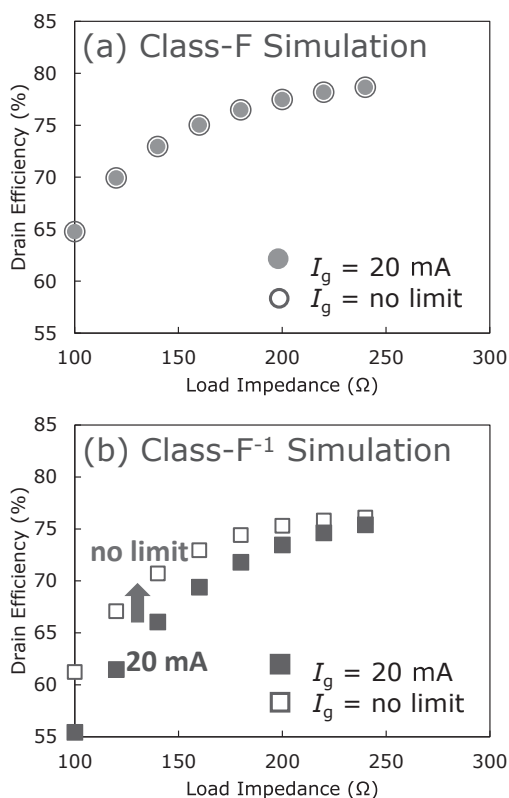


図10 効率の出力負荷依存性の計算結果

参 考 文 献

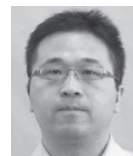
- (1) N. Ui, H. Sano, and S. Sano., "A 45% Drain Efficiency, -50dBc ACLR GaN HEMT Class-E Amplifier with DPD for W-CDMA Base Station," 2006 IEEE MTT-S International Microwave Symposium (IMS), pp. 718-721, Session WE3B-4, San Francisco, CA, USA (June 2006)
- (2) N. Ui, and S. Sano., "A 100W Class-E GaN HEMT with 75% Drain Efficiency at 2GHz," 2006 European Microwave Integrated Circuits Conference (EuMIC), pp. 72-74, Session EuMIC04-4, Manchester, UK (June 2006)
- (3) N. Ui, H. Sano, and S. Sano., "A 80W 2-stage GaN HEMT Doherty Amplifier with 50dBc ACLR, 42% Efficiency 32dB Gain with DPD for W-CDMA Base station," 2007 IEEE MTT-S International Microwave Symposium (IMS), pp. 1259-1262, Session TH1A-4, Honolulu, HI, USA (June 2007)
- (4) 高橋清、長谷川文夫、吉川明彦、「ワイドギャップ半導体 光・電子デバイス」、森北出版(2006年)
- (5) 本城和彦、高山洋一郎、石川亮、「マイクロ波電力増幅器の統一的設計理論とその応用」、信学論 (C)、vol.J97-C、no.12、pp. 446-455 (December 2014)
- (6) K. kikuchi, H. Yamamoto, N. Ui, K. Inoue, V. Vadalà, G. Bosi, A. Raffo, and G. Vannini, "Comparison of GaN HEMT Technology Processes by Large-Signal Low-Frequency Measurements," IEEE Internal Workshop on Integrated Nonlinear Microwave and Millimetre-Wave Circuits (INMMiC), pp. 1-3, Session II-3, Brive La Gaillarde, France (July 2018)
- (7) A. Raffo, S. Di Falco, V. Vadalà, and G. Vannini, "Characterization of GaN HEMT low-frequency dispersion through a multi-harmonic measurement system," IEEE Trans. Microw. Theory and Tech., vol. 58, no. 9, pp. 2490-2496 (September 2010)
- (8) R. Ishikawa, Y. Takayama, and K. Honjo, "Experimental Design Method for GHz-Band High-Efficiency Power Amplifiers Based on MHz-Band Active Harmonic Load-Pull Technique," IEEE Asia-Pacific Microwave Conference (APMC), pp.478-480, Session 3B1-06, Kaohsiung, Taiwan (Dec. 2012)
- (9) A. Raffo and D. Schreurs, "Power Amplifier Design Using Nonlinear Embedding: Waveform Engineering at the Current Generator Plane," 2018 IEEE MTT-S International Microwave Symposium (IMS), Workshop WMJ-1, Philadelphia, PA, USA (June 2018)
- (10) H. Yamamoto, K. Kikuchi, N. Ui, K. Inoue, V. Vadalà, G. Bosi, A. Raffo, and G. Vannini, "Analysis of Gate-Voltage Clipping Behavior on Class-F and Inverse Class-F Amplifiers," IEEE BiCMOS and Compound Semiconductor Integrated Circuits and Technology Symposium (BCICTS), pp. 44-47, Session 2-2, San Diego, USA (October 2018)
- (11) S. Cripps, RF Power Amplifier Amplifiers for Wireless Communication, 2nd ed. Norwell, MA, Artech House (2006)

執 筆 者

菊池 憲\* : 伝送デバイス研究所 主査



山本 洋 : 伝送デバイス研究所 グループ長  
博士 (工学)



\*主執筆者