

# V溝型 SiC トレンチ MOSFET 搭載 パワーモジュール

Full SiC Power Module with 4H-SiC V-groove Trench MOSFETs

金田 達志\*  
Tatsushi Kaneda

日吉 透  
Toru Hiyoshi

内田 光亮  
Kosuke Uchida

倉島 宏実  
Hiromi Kurashima

近年、省エネルギー化への注目度に更なる高まりが見られる中、電力制御に使用されるパワーデバイスの高効率化の重要性がますます高まっている。現在、パワーデバイスにはシリコン (Si) が主に用いられているが、より高効率な炭化ケイ素 (SiC) の実用化が始まっている。当社では、低抵抗化に有利な V 溝型のゲート構造を採用した金属酸化膜半導体電界効果トランジスタ (MOSFET) を搭載したパワーモジュールの開発を進めてきた。今回、市場に流通するシリコン搭載モジュールと形状互換であり、シリコン搭載モジュールよりも低オン抵抗で高速スイッチングが可能な 1,200V-400A 定格のパワーモジュールを開発した。本報告では、このモジュールの特徴や電気的特性を紹介するとともに、量産化に向けた信頼性試験の結果も報告する。

In recent years, the importance of improving the efficiency of power devices used for electric power control has been increasing. Silicon carbide (SiC) is a wide bandgap semiconductor with superior material properties such as a high breakdown electric field and high thermal conductivity. Commercialization of SiC MOSFET (metal-oxide-semiconductor field effect transistor) has already begun, and the market size is expected to expand further in the future although silicon (Si) is mainly used for power devices currently. We have been developing a low on-resistance "V-groove" trench MOSFET (VMOSFET), which uses the patented crystal face as the channel region. In addition to the transistor technology, we have been developing the full SiC modules with the VMOSFET. This report introduces the feature, the electrical characteristics, and the reliability test results of the full SiC power module (1200 V 400 A). The module is compatible with Si power modules and designed for easy replacement.

キーワード：SiC パワーモジュール、トレンチ MOSFET、低損失、信頼性試験

## 1. 緒 言

持続可能な開発目標 (SDGs) が国連にて採択されて以来、省エネルギー化や CO<sub>2</sub> 排出量抑制に対する注目度は更なる高まりを見せている。産業機器、自然エネルギー、電動自動車などの分野においては、電力を効率よく制御する技術が社会的要請となっている。電力の制御技術はパワーエレクトロニクスと呼ばれており、そのシステムを構成する上で重要になるのが電力制御用半導体素子 (以下、パワーデバイス) であり、その特性がシステム全般の性能に直結する。

パワーデバイスは、搭載する機器の省エネルギー化や小型化のために、高耐圧化、大電流化、高速動作化、高周波化が求められている。現在、パワーデバイスの多くは、汎用的な半導体製品と同様にシリコン (以下、Si) が用いられており、特に高耐圧用途では絶縁ゲート型バイポーラトランジスタ (Insulated Gate Bipolar Transistor 以下、IGBT) が広く用いられている。しかしながら、Si IGBT の技術的成熟により、物性値から計算される理論的境界に到達しようとしている<sup>(1)</sup>。そこで、Si に変わる新しい半導体材料として、ワイドバンドギャップ半導体の炭化ケイ素 (以下、SiC) や窒化ガリウム (以下、GaN) への期待が高まっている。その中でも SiC は、Si に比べて、絶縁破壊電界が

高い、電子飽和速度が速い、熱伝導率大きいという優れた物性を持ち、かつ縦型デバイスの製造が容易であるという利点から、600V 以上の高耐圧領域での活用が期待されている。特に、SiC を用いた金属酸化膜半導体電界効果トランジスタ (Metal Oxide Semiconductor Field Effect Transistor 以下、MOSFET) は、Si IGBT に比べ低オン抵抗と高速動作の両立が可能で低消費電力化に優位であることから、開発が盛んにおこなわれている。

当社では SiC パワーデバイスの商品化に向けて独自の技術開発を進めてきた。デバイスの基礎となるエピタキシャル基板では、ドーピング濃度と膜厚の高い面内均一性、及び低欠陥密度を 6 インチのサイズでの量産化に成功した "EpiEra" を開発した<sup>(2)</sup>。また、ゲート構造を V 溝型とし、低抵抗化に有利な結晶面をチャンネルに用いた、V 溝型 SiC トレンチ MOSFET (以下、VMOSFET) の開発を進めている<sup>(3)~(5)</sup>。そして今回、大電流化のため VMOSFET を並列接続した、1,200V-400A 定格のパワーモジュールの製品開発を行った。本製品の特長は、市場で流通する Si IGBT モジュールと形状互換なため、従来の Si IGBT モジュールユーザでも置き換えしやすい点である。さらに、VMOSFET の特長を活かし、低オン抵抗、高速動作を実現している点も挙げられる。そして、本製品は各規格に準拠する信頼性

を満たすことも確認できたため、以下でその詳細を報告する<sup>(6)</sup>。

## 2. VMOSFETの特長

当社で開発したVMOSFET (図1) は、チャンネルを形成するトレンチ側壁の結晶面を (0-33-8) としているのが特徴である。この結晶面は他の結晶面と比較して電子のチャンネル移動度が高く<sup>(7)~(9)</sup>、SiC MOSFET の課題であった高いチャンネル抵抗の課題を克服する技術となる。この面をチャンネルとして利用することで、チャンネル抵抗を大幅に低減し、MOSFET の低損失化が可能になる。

一方、トレンチ構造では高電圧印加時にトレンチ底部のゲート酸化膜に電界が集中し破壊しやすいため、n型ドリフト層内に埋込みp型領域を設けることで、ゲート酸化膜の電界を緩和させ信頼性を向上させた<sup>(3)~(5)</sup>。更に、埋込みp型領域とソース電極を電気的に接続してソース電位とすることで、デバイス内部で発生する容量成分を制御した。これにより、スイッチング速度に影響するゲート-ドレイン電極間の寄生容量が低減され、高速スイッチングによる低損失化が実現された<sup>(4)</sup>。

このように、VMOSFETは低オン抵抗と高速動作の両立が可能で、導通損失とスイッチング損失の両方が低減可能なSiC MOSFETである。以下では、VMOSFETを搭載したモジュールについて言及する。

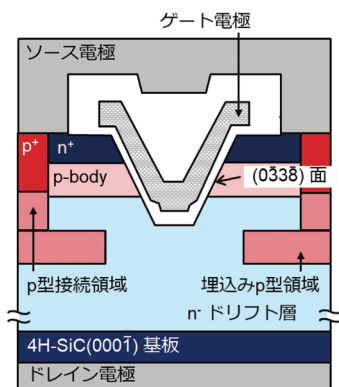


図1 VMOSFETの断面模式図<sup>(5)</sup>

## 3. VMOSFET搭載モジュールの特長と設計

今回開発したVMOSFET搭載モジュール (写真1) は、市場で流通するSi IGBTモジュールと形状互換であり、サイズは152mm×62mm×17mmである。写真2に示す通り、モジュールの上部に汎用のゲートドライバを取り付けることで制御することが可能になる。この取り付け方法もSi-IGBTモジュールと同様であり、既存ユーザでの置換えが容易になる。

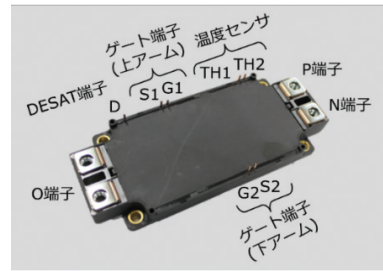


写真1 開発したVMOSFET搭載モジュール



写真2 市販のゲートドライバを取り付けた状態

モジュール内部では、複数のVMOSFETに加え、転流時の電流を流すために、当社製のSiCショットキーバリアダイオード (Schottky Barrier Diode 以下、SBD) を複数個並列接続させた。回路構成 (図2) は、VMOSFETとSBDの並列接続の組が2直列となる2in1モジュールである。また、モジュールのケース温度検温用のサーミスタも内蔵させた。

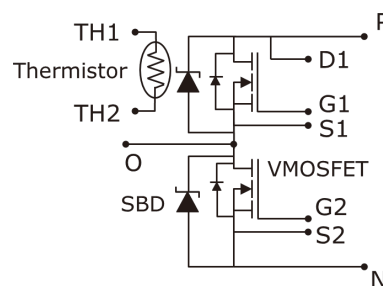


図2 モジュール内部の回路構造

図3にモジュールの断面構造を示す。放熱板上にはんだを介して絶縁基板が接続されており、その絶縁基板の上には回路パターンが形成されている。パターン上には、VMOSFETやSBDのチップがはんだを介して接続されている。外部に接続される端子とは、アルミワイヤによって電気的接続を施した。封止材はシリコンゲルを使用している。なお、はんだ材料に関しては、環境への配慮から、鉛

フリー半田を使用した。

設計上のジャンクション-ケース熱抵抗の Max 値は、 $R_{th(j-c)MOS}$  は 0.1K/W、 $R_{th(j-c)SBD}$  は 0.07K/W である。図4に VMOSFET の過渡熱抵抗を示す。

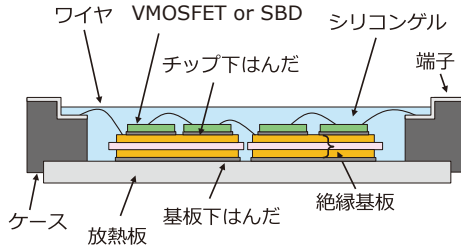


図3 モジュール内部の断面模式図

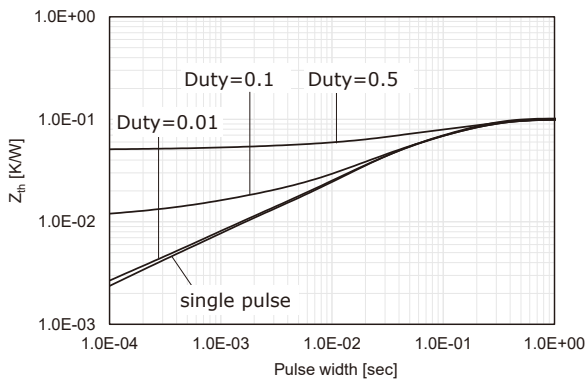


図4 VMOSFET の過渡熱抵抗

#### 4. モジュールの基本特性

図5にモジュールの  $I_D$ - $V_{DS}$  ( $V_{GS} = 0V \sim 18V$ ) 特性を示す。室温時のオン抵抗は、4.0mΩ ( $V_{GS} = 15V$ ,  $I_D = 400A$  時) を記録した。また、 $V_{GS} = 18V$  と昇圧してもオン抵抗が 3.8mΩ と変化量が小さく、オン抵抗のゲート電圧依存性が小

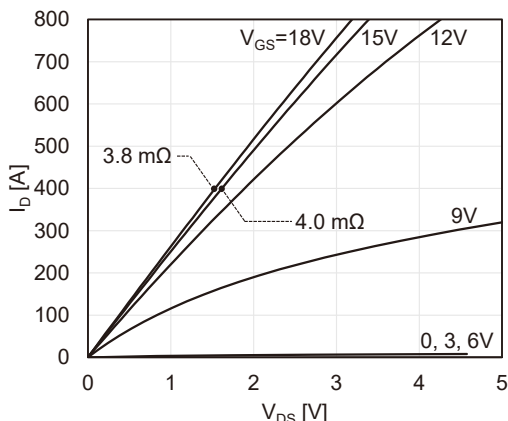


図5  $I_D$ - $V_{DS}$  測定 (常温)

さい。このことから、チャンネル抵抗が十分小さいVMOSFET の特長が活かされていることがわかる。オン抵抗の温度依存性を図6に示す。オン抵抗は、チャンネル抵抗分が占める割合が小さいVMOSFET の場合、n型ドリフト層の抵抗成分が支配的になるため、温度に対して正の相関を示す。

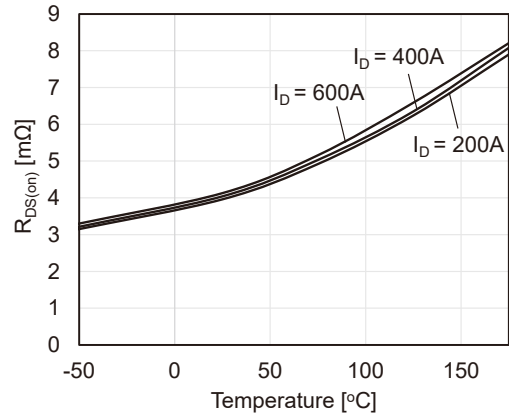


図6 オン抵抗の温度依存性

図7の誘導負荷スイッチング回路を用いて、室温環境下にて、 $V_{DD} = 600V$ 、 $I_D = 400A$ 、ゲート抵抗  $R_g = 4.7\Omega$ 、誘導負荷  $L = 100\mu H$ 、ゲート電圧は当社の推奨値である  $V_{GS} = +15V/-5V$  でスイッチング動作させた。図8にターンオン波形、図9にターンオフ波形を示す。この時発生する損失は、ターンオン損失が6.5mJ、ターンオフ損失が9.9mJ と、非常に小さい損失に抑えることができた。室温時のスイッチング損失のゲート抵抗依存性を図10に示す。ゲート抵抗値に対して正の相関を示しており、いずれの値でも低スイッチング損失を実現している。

これらの、 $I_D$ - $V_{DS}$  特性とスイッチング測定の結果から、VMOSFET の特性を活かすことで、低オン抵抗と高速動作を両立させ、導通損失、スイッチング損失ともに抑えられている、1,200V-400A 定格のモジュールが実現できたことが示された。

モジュールの特性一覧を表1に示す。

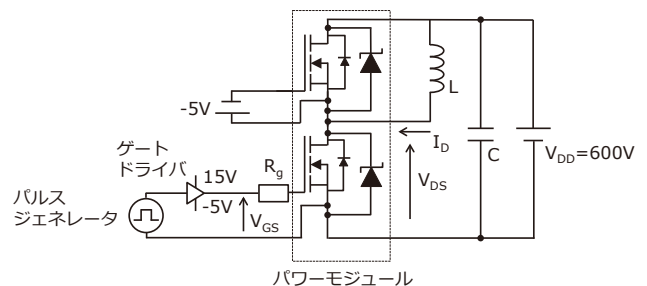


図7 誘導負荷スイッチング回路

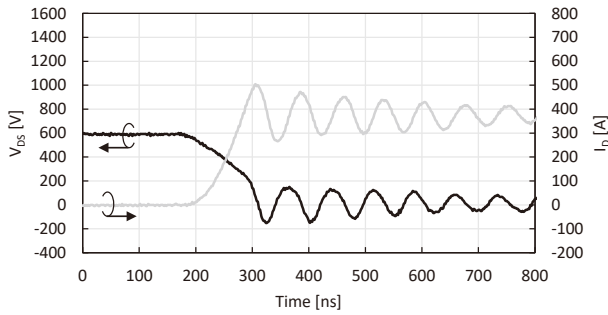


図8 ターンオン時のスイッチング波形

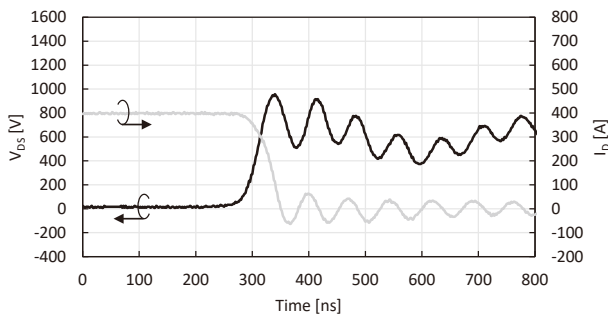


図9 ターンオフ時のスイッチング波形

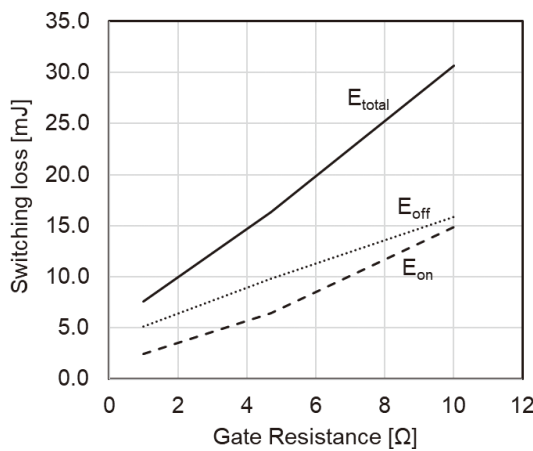


図10 スイッチング損失のゲート抵抗依存性 (室温)

表1 VMOSFET 搭載モジュールの特性一覧

項目	値	単位	条件
定格電流	400	A	—
定格電圧	1,200	V	—
オン抵抗	4.0	mΩ	$V_{GS} = 15V, I_b = 400A, T_j = 25^\circ C$
逆導通起電圧	1.9	V	$V_{GS} = -5V, I_s = 400A, T_j = 25^\circ C$
閾値電圧	3.9	V	$V_{DS} = 10V, I_b = 4mA$
立上り時間	70	ns	Inductive Load $V_{DS} = 600V, I_b = 400A,$ $L_{load} = 100\mu H, V_{GS} = +15V/-5V$ $R_G = 4.7\Omega, T_j = 25^\circ C$
立下り時間	50	ns	
ターンオン損失	6.5	mJ	
ターンオフ損失	9.9	mJ	

### 5. モジュールの信頼性試験

モジュールの信頼性試験結果を表2に示す。合格の条件は、車載向けパワーモジュールの規格であるAQG-324に基づき、熱抵抗の上昇率が20%以内に収まること、オン抵抗の上昇率が5%以内であること、リーク電流の上昇が5倍以内であることとした。

高温逆バイアス印加試験と低温放置試験は、搭載するVMOSFETとSBD、モジュールの筐体ともに問題ないことを確認した。高温高湿逆バイアス印加試験は、VMOSFET、SBDチップの端部にポリイミドをコーティングすることで耐湿性を向上させ、シリコンゲルによる封止においても規格を満たす品質を保つことができた。温度サイクル試験、及び冷熱衝撃試験は主に基板下はんだに負荷がかかる試験であるが、靱性の高いはんだを用いることで、ともに合格の基準である、熱抵抗の上昇率が20%以内に収まる結果となった。チップとワイヤの接続部、及びチップ下のはんだ層に負荷がかかる、パワーサイクル試験は、長周期・短周期ともに実施、いずれも問題ないことを確認した。

その他、表2に示す通り、筐体に依存する各種機械的な信頼性も、問題なく規格に収まることを確認した。

表2 VMOSFET 搭載モジュールの信頼試験結果

項目	規格	Duration	条件	台数
高温逆バイアス印加	AQG-324	1,000時間	$V_{DS} = 1,200V, T_j = 175^\circ C$	n = 6
低温放置	AQG-324	1,000時間	$-40^\circ C$	n = 6
高温高湿逆バイアス印加	AQG-324	1,000時間	$85^\circ C, 85\%, V_{DS} = 960V$	n = 6
温度サイクル	JESD22 A104-E	1,000サイクル	$-40/165^\circ C, 30min$	n = 6
冷熱衝撃	MIL-STD-750-1 M1056 Condition D	15サイクル	$-40/150^\circ C, 5min$	n = 6
パワーサイクル (sec)	AQG-324	15,000サイクル	$T_{on}/T_{off} = 4sec/14sec$ $\Delta T_j = 100^\circ C, 25/125^\circ C$	n = 4
パワーサイクル (min)	AQG-324	5,000サイクル	$T_{on}/T_{off} = 16sec/14sec$ $\Delta T_j = 100^\circ C, 25/125^\circ C$	n = 4
振動試験	JESD22 B-103	4回	20-1000Hz, 1.524mmP-P, 20G, 4min, 3axis	n = 6
衝撃試験	JESD22 B-104	10回	Half sine wave, 500m/s <sup>2</sup> , 6ms, 3axis, 6direction	n = 6
制御端子強度	JEITA ED-4701/401	30秒	20N	n = 6
主端子強度	JEITA ED-4701/401	30秒	40N	n = 6
はんだ耐熱性	JIS C 60068-2-20	10秒	はんだこて試験, $370^\circ C$	n = 6

### 6. 結 言

今回、当社の独自技術であるVMOSFETを搭載し、低オン抵抗と高速スイッチングを両立した、1,200V-400A定格モジュールの開発に成功した。オン抵抗 4.0mΩ、ターンオン損失 6.5mJ、ターンオフ損失 9.9mJと非常に低い損失で、VMOSFETの特長を十分に活かすモジュールとなった。また、各種信頼性試験の項目もクリアし、量産化への目途が立った。今後は拡販を進めていく。

・EpiEraは住友電気工業㈱の登録商標です。

## 参 考 文 献

- (1) T. Kimoto, "Material science and device physics in SiC technology for high-voltage power devices," Jpn. J. Appl. Phys., 54, 040103 (2015)
- (2) 和田圭司、寺尾岳見、宮瀬貴也、堀勉、土井秀之、古米正樹、「低欠陥6インチSiCエピタキシャル基板 "EpiEra"」、SEIテクニカルレビュー第193号、pp. 53-57 (2018年)
- (3) 斎藤雄、和田圭司、日吉透、増田健良、築野孝、御神村泰樹、「低損失V溝型SiCトレンチMOSFET」、SEIテクニカルレビュー第186号、pp. 69-74 (2015年)
- (4) 玉祖秀人、増田健良、斎藤雄、野津浩史、道越久人、御神村泰樹、「高速スイッチングV溝型SiCトレンチMOSFET」、SEIテクニカルレビュー第192号、pp. 97-101 (2018年)
- (5) 内田光亮、日吉透、斎藤雄、増田健良、金田達志、築野孝、「車載大電流SiCトランジスタ」、SEIテクニカルレビュー第194号、pp. 60-63 (2019年)
- (6) 金田達志、日吉透、内田光亮、倉島宏実、「V溝型SiCトレンチMOSFET搭載フルSiCパワーモジュール」、電子デバイス半導体電力変換合同研究会 (2022年12月)
- (7) H. Yano, T. Hirao, T. Kimoto, H. Matsunami, and H. Shiomi, "Interface properties in metal-oxide-semiconductor structures on n-type 4H-SiC (03-38)," Appl. Phys. Lett., Vol. 81, No. 25, pp.4772-4774 (2002)
- (8) T. Hiyoshi, T. Masuda, K. Wada, S. Harada, and Y. Namikawa, "Improvement of interface state and channel mobility using 4H-SiC (0-33-8) face," Mater. Sci. Forum, Vols. 740-742, pp.506-509 (2013)
- (9) 日吉透、増田健良、和田圭司、原田真、築野孝、並川靖生、「SiC高チャネル移動度トランジスタ」、SEIテクニカルレビュー第183号、pp. 130-134 (2013年)

## 執 筆 者

金田 達志\* : パワーデバイス開発部



日吉 透 : パワーデバイス開発部 主査



内田 光亮 : パワーデバイス開発部 主査



倉島 宏実 : パワーデバイス開発部 グループ長



\* 主執筆者