

Innovation イノベーション

イノベーションマネジメント

IoT 時代を近未来に迎え、情報処理能力の向上、データ転送速度の高速化、低消費電力化、画面の高精細化への要求はますます高まっています。これらを背景に、新構造や新材料技術の導入、新しい素子技術を利用した新メモリ、さらなる微細加工技術が追求されており、個々の装置プロセスの中だけで課題を解決するのは困難になっています。そのため、半導体製造装置メーカーには総合力が求められています。

新メモリ STT-MRAM の開発

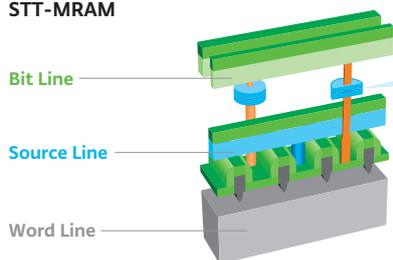
東北大学との共同開発

東京エレクトロンは、2012年10月に設置された東北大学国際集積エレクトロニクス研究開発センター（CIES）で推進している CIES コンソーシアムに参画し、STT-MRAM (Spin Transfer Torque - Magnetoresistive Random Access Memory) の製造装置技術と、その集積化プロセス技術の早期確立を目指した研究開発を行っています。

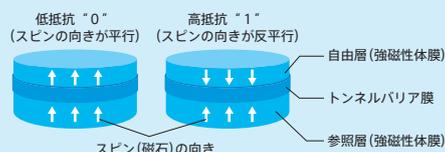
STT-MRAM とは、スピン注入磁化反転というデータ書き換え技術を用いた磁気抵抗変化型メモリです。STT-MRAM は、不揮発性のため消費電力を大幅に低減でき、大容量で動作速度も速く、書き換え回数も無制限という、半導体メモリとして理想的な性能を備えています。

これまでに、自社開発の各種製造装置を使用した STT-MRAM の製造技術開発は順調に進み、次世代メモリデバイスとなりうる素子特性が実証される日も目前となっています。今後は、同センターでさらなる製造技術開発の高度化に向けた研究開発を進めるとともに、これまでに得られた研究開発成果を自社の製造装置技術に展開し、世界中のお客さまの信頼に応える装置の早期提供を目指します。

STT-MRAM



STT-MRAMセル記憶方式



STT-MRAM は、電流を流して自由層のスピン(磁石の向き)を変え、抵抗値を変化させることにより、データの書き換えが可能となる。この手法はスピントルクスイッチングと呼ばれ、消費電力の低減や微細化に適している。

EXIM™「半導体・オブ・ザ・イヤー 2015」優秀賞を受賞

当社は、省エネデバイスとして注目される STT-MRAM 向け装置開発を進めてきました。その一例として、次世代半導体向けに開発されたスパッタリング装置「EXIM™」は、2015年6月、「半導体・オブ・ザ・イヤー 2015」(株式会社産業タイムズ社主催)の半導体製造装置部門において、優秀賞を受賞しました。

今回の受賞では、STT-MRAM の製造過程で要となる成膜技術を進化させ、MR比* 230%を達成し大容量のメモリ製造を可能としたこと、また従来のスパッタリング装置とは異なりモジュールを自由に組み替えて配置でき、開発から量産まで幅広い対応が可能なが高く評価されました。

* MR比: 磁気抵抗効果を示す物質に外部磁界を加えたときの抵抗変化率 (Magnetoresistive Ratio)。この数値が高いほど、大容量のメモリを製造することができる



微細化に向けた取り組み

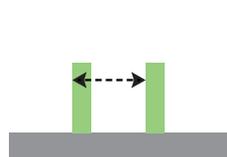
半導体は、微細化とともに進化し、高速化、低消費電力化、低価格化が実現されてきました。いま 10nm 世代を迎え、当社は、さらなる微細化に向けたさまざまな取り組みを展開しています。

露光の波長を短くする従来の方法以外に、成膜、塗布、エッチング、洗浄などの各種プロセス技術を駆使することで微細化を実現しています。例えば SAMP (Self-Aligned Multiple Patterning) 技術は、形成されたパターンの側壁に成膜することで従来のピッチの中に二倍のパターンを形成します。そして、それを繰り返すことで集積回路の密度をさらに倍増することが可能です。また、複数のパターン転写における重ね合わせ精度を向上させるセルフアライメントやウェーハのひずみ低減を実現する高精度な装置の開発も行っています。

より先進的なパターニング技術の開発に向け、ナノエレクトロニクス研究で世界をリードするベルギーの研究機関 imec と共同研究を行っており、新たな構造や材料による独自のパターニング構想の導入も視野に入れ、各種プロセス技術の総合力で微細化の促進に貢献しています。

SAMP技術

1. 露光によるパターニング



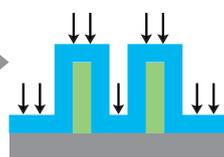
露光によりパターン (コア) を形成します

2. 成膜



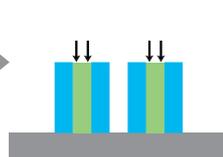
パターンの上に酸化膜などを形成します

3. エッチング



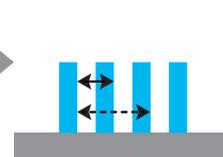
エッチングにより、上部の酸化膜などを除去します

4. エッチング



エッチングによりコアを除去します

5. マスク形成



従来のピッチ幅の中に二倍のパターンを形成することができます

主な微細化対応装置



TELINDY PLUS™



Tactras™ Vigus™



Certas LEAGA™



CLEAN TRACK™
LITHIUS Pro™ Z



CELLESTA™ 4



NS300Z

知的財産の保護と活用

東京エレクトロンでは、「知的財産 (知財) の保護を通じた事業活動のサポートにより、企業収益の向上に貢献する」ことを知的財産活動の基本方針としています。この方針のもと、研究開発部門のある各製品開発・製造拠点および営業・マーケティング部門が集まっている本社にそれぞれ知財担当者を配置しています。知財担当者は、事業部門と密に連携しながら、技術・製品戦略に沿った知財ポートフォリオの構築や他社動向把握による紛争リスクの最小化に努めています。

当社は、自社およびお客さまが事業を展開する地域における知的財産の保護・活用のため、各国に特許出願を行っています。グローバル出願率[※]は、5年連続で約 70% を維持し、特許許可率は、日本で 78%、米国で 71.2% (2014 年) と、いずれも全出願人の平均を超えています。

このように、当社は戦略的なポートフォリオを構築し、自社製品の差別化や競争優位性の強化を通して企業収益の向上を図っています。

※ 複数国に出願される発明の割合